

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-270207

(43)公開日 平成10年(1998)10月9日

(51)Int.Cl.⁶

H 0 1 C 7/04

識別記号

F I

H 0 1 C 7/04

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21)出願番号

特願平9-75413

(22)出願日

平成9年(1997)3月27日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 味山 雅彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 戒能 喜久雄

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 久保田 修一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 滝本 智之 (外1名)

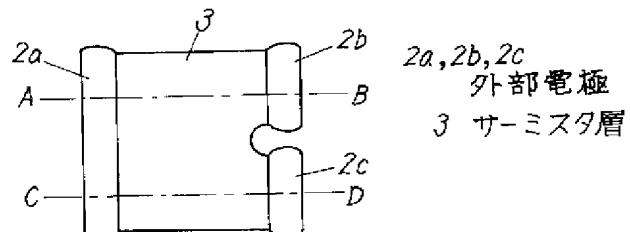
最終頁に続く

(54)【発明の名称】 多連形積層サーミスタ

(57)【要約】

【課題】 広い温度範囲(100°C以上)にて $\Delta V/\Delta T$ (感度)が一定となる多連形積層サーミスタを提供することを目的とする。

【解決手段】 2個のサーミスタを内蔵できるよう内部電極1a, 1b, 1cを所定の形状に印刷した遷移金属酸化物からなるサーミスタ層3を積層、焼成して得た焼結体の端面に外部電極2aは内部電極1aと、外部電極2bは内部電極1bと、外部電極2cは内部電極1cとそれぞれ電気的に接続するように外部電極ペーストを塗布、焼き付けて形成したものである。外部電極2aは2個のサーミスタの共通の外部電極となっており、外部電極2a, 2b間、外部電極2a, 2c間で抵抗値の異なる2個のサーミスタを構成している。



【特許請求の範囲】

【請求項1】複数のサーミスタ層と複数の内部電極層とを交互に積層した積層体と、この積層体の前記内部電極の露出した端面にかつ前記内部電極に電気的に接続するように設けた少なくとも三つの外部電極とを備えた多連形積層サーミスタ。

【請求項2】内部電極間の抵抗値は、それぞれ異なるようにした請求項1に記載の多連形積層サーミスタ。

【請求項3】内部電極間の抵抗値は、一方の抵抗値が他方の抵抗値の1.5倍以上の抵抗値を有する請求項2に記載の多連形積層サーミスタ。

【請求項4】積層体内部に外部電極に非接続の状態の内部電極を設けた請求項1に記載の多連形積層サーミスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は情報機器、通信機器、家電機器、住設機器、自動車機器等の温度センサに用いる多連形積層サーミスタに関するものである。

【0002】

【従来の技術】近年、情報機器、通信機器、家電機器、住設機器、自動車機器等においてサーミスタにより、温度特性を有する電子部品又は電子部品周辺の温度検知を行い、その温度特性を補償する要望が大きくなってきてきている。

【0003】従来、サーミスタによる温度検知は、図18に示すような回路構成で行ってきた。図18において、11はサーミスタ、12はサーミスタに直列接続された固定抵抗器である。入力端子13、アース端子15間に直流定電圧を印加すると、出力端子14にサーミスタの温度に応じた電圧が出現する構成となっていた。なお、ここに用いたサーミスタは図19、20に示す積層サーミスタで1a、1bは内部電極、2a、2bは外部電極、3はサーミスタ焼結体である。

【0004】

【発明が解決しようとする課題】上記構成によると、一般的な機器の使用温度範囲-20°C~80°Cにおいて、図17に示すように温度により $\Delta V/\Delta T$ （感度）が異なり、正確に温度検知を行うことが難しいという問題点を有していた。

【0005】そこで本発明は、広い温度範囲（100°C以上）にて $\Delta V/\Delta T$ （感度）が一定となる電子回路を容易に構成することができる多連形積層サーミスタを提供することを目的とするものである。

【0006】

【課題を解決するための手段】この目的を達成するため本発明の多連形積層サーミスタは、複数のサーミスタ層と複数の内部電極層とを交互に積層した積層体と、この積層体の前記内部電極の露出した端面にかつ前記内部電極に電気的に接続するように設けた少なくとも三つの

外部電極とを備えたものであり、複数のサーミスタ機能を有することにより、上記目的を達成することができる。

【0007】

【発明の実施の形態】本発明の請求項1に記載の発明は、複数のサーミスタ層と複数の内部電極層とを交互に積層した積層体と、この積層体の前記内部電極の露出した端面にかつ前記内部電極に電気的に接続するように設けた少なくとも三つの外部電極とを備えた多連形積層サーミスタであり、複数のサーミスタ機能を有することにより、広い温度範囲にて良好な感度を一定に維持する電子回路を容易に構成することができるものである。

【0008】請求項2に記載の発明は、内部電極間の抵抗値をそれぞれ異なるようにした請求項1に記載の多連形積層サーミスタであり、複数のサーミスタ機能を有することにより、広い温度範囲にて良好な感度を一定に維持する電子回路を容易に構成することができるものである。

【0009】請求項3に記載の発明は、内部電極間の抵抗値は、一方の抵抗値が他方の抵抗値の1.5倍以上の抵抗値を有する請求項2に記載の多連形積層サーミスタであり、さらに広い温度範囲にて良好な感度を一定に維持する電子回路を容易に構成することができる。

【0010】請求項4に記載の発明は、積層体内部に外部電極に非接続の状態の内部電極を設けた請求項1に記載の多連形積層サーミスタであり、静電容量を低く保ちながら低抵抗が得られるものである。

【0011】以下、本発明の実施の形態について図面を用いて説明する。

30 (実施の形態1) 図1は本実施の形態における多連形積層サーミスタであり、図2は同A-B断面図、図3は同C-D断面図であり、2個のサーミスタを内蔵できるよう内部電極1a、1b、1cを所定の形状に印刷した遷移金属酸化物からなるサーミスタ層3を積層、焼成して得た焼結体の端面に外部電極2aは内部電極1aと、外部電極2bは内部電極1bと、外部電極2cは内部電極1cとそれぞれ電気的に接続するように外部電極ベーストを塗布、焼き付けて形成したものである。外部電極2aは2個のサーミスタの共通の外部電極となっており、40 外部電極2a、2b間、外部電極2a、2c間で抵抗値の異なる2個のサーミスタを構成している。

【0012】外部電極2b、2cに接続する内部電極1b、1c間の影響を極力少なくするために内部電極1aが間に介在するように配置することが好ましい。

【0013】また図16は本発明の多連形積層サーミスタを用いた温度センサの回路であり、実用化できる広い温度範囲（100°C以上）にて $\Delta V/\Delta T$ （感度）が一定となるものである。なお25は入力端子、23、24は固定抵抗器、21、22はサーミスタ、26はアース端子、27は出力端子である。

【0014】(実施の形態2)図4は本実施の形態における多連形積層サーミスタであり、図5は同A-B断面図、図6は同C-D断面図であり、図1に示すように共通の内部電極1a及び外部電極2aを設けず、内部電極1a, 1b, 1c, 1d及び外部電極2a, 2b, 2c, 2dをそれぞれ4個形成して、外部電極2a, 2b間、外部電極2c, 2d間で抵抗値の異なる2個のサーミスタを構成したものである。

【0015】(実施の形態3)図7は本実施の形態における多連形積層サーミスタであり、図8は同A-B断面図、図9は同C-D断面図であり、内部電極1a, 1b, 1c及び外部電極2a, 2b, 2cを図1に示すように共通の内部電極1a及び外部電極2aを設けず、内部電極1a, 1b, 1cをそれぞれ異なる端面に引き出して外部電極2a, 2b, 2cを形成し、外部電極2a, 2b間、外部電極2a, 2c間で抵抗値の異なる2個のサーミスタを構成したものである。

【0016】このように三つの外部電極2a, 2b, 2cを異なる端面に設けることにより、内部電極1b, 1c間の影響は殆ど無視できる上に、図1, 図4に示す多連形積層サーミスタよりも小型のものが得られる。

【0017】(実施の形態4)図10は本実施の形態における多連形積層サーミスタであり、図11は同A-B断面図、図12は同C-D断面図であり、低抵抗値のサーミスタを得るため、図1の多連形積層サーミスタにおいて、積層体内部に外部電極2aに接続する内部電極1eを形成したものである。低抵抗化するための内部電極は複数形成しても良い。

【0018】(実施の形態5)図13は本実施の形態における多連形積層サーミスタであり、図14は同A-B断面図、図15は同C-D断面図であり、低い静電容量のサーミスタを得るため、図1の多連形積層サーミスタのそれぞれのサーミスタ機能部分において、積層体内部に外部電極2a, 2b, 2cに接続しない内部電極1f, 1gを形成したものである。

【0019】なお、(実施の形態1)～(実施の形態5)において2つのサーミスタの抵抗値は一方の抵抗値が他方の抵抗値の1.5倍以上になるようにすることにより、 $\Delta V / \Delta T$ (感度)を広い温度範囲で一定とすることができます。この抵抗値は、サーミスタの材料、内部電極の重ねあわせ面積、距離を選定することで自由に設定することが可能である。

【0020】本発明の多連形積層サーミスタを用いた温度センサは、図17に示すように、-20°C～80°Cの間において、 $\Delta V / \Delta T$ (感度)が一定かつ、半導体温度センサの2倍の感度を有するものである。

【0021】さらに一つの積層サーミスタに二つのサーミスタを形成する場合についてのみ説明したが、同様にして三つ以上のサーミスタを形成することもできる。

【0022】

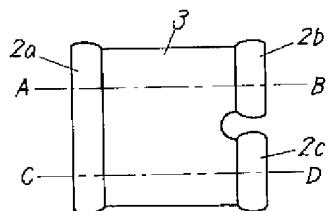
【発明の効果】以上のように本発明の多連形積層サーミスタは、-20°C～80°Cの間において、感度が一定かつ、半導体温度センサの2倍の感度を有する温度センサ回路を形成することができる。この温度センサ回路は多連形積層サーミスタ1個、固定抵抗器2個の3個と少ない部品点数で得ることができ、機器の小型化において有効であるとともに、実装面積、実装コストを削減することができる。

【図面の簡単な説明】

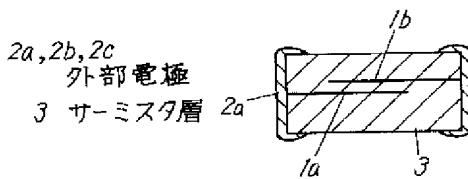
10 【図1】本発明の実施の形態1における多連形積層サーミスタの上面図
【図2】図1のA-B断面図
【図3】図1のC-D断面図
【図4】本発明の実施の形態2における多連形積層サーミスタの上面図
【図5】図4のA-B断面図
【図6】図4のC-D断面図
【図7】本発明の実施の形態3における多連形積層サーミスタの上面図
20 【図8】図7のA-B断面図
【図9】図7のC-D断面図
【図10】本発明の実施の形態4における多連形積層サーミスタの上面図
【図11】図10のA-B断面図
【図12】図10のC-D断面図
【図13】本発明の実施の形態5における多連形積層サーミスタの上面図
【図14】図13のA-B断面図
【図15】図13のC-D断面図
30 【図16】本発明の多連形積層サーミスタを用いた温度センサの回路図
【図17】図16における温度センサ電圧(V)～温度(T)特性曲線図
【図18】従来の温度センサの回路図
【図19】従来の積層サーミスタの上面図
【図20】図19のA-B断面図
【符号の説明】

1 a 内部電極
1 b 内部電極
1 c 内部電極
1 d 内部電極
1 e 内部電極
1 f 内部電極
1 g 内部電極
2 a 外部電極
2 b 外部電極
2 c 外部電極
2 d 外部電極
3 サーミスタ層

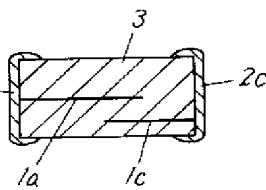
【図1】



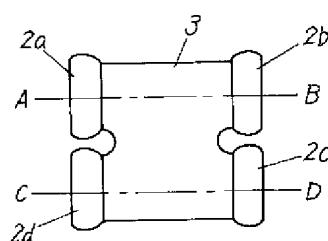
【図2】



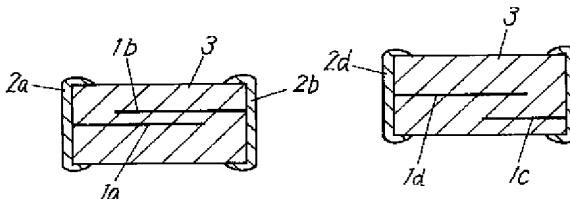
【図3】



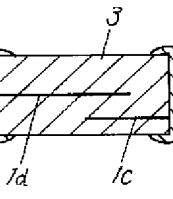
【図4】



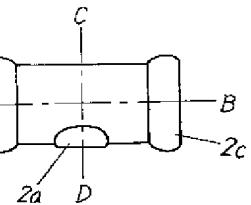
【図5】



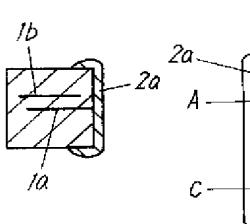
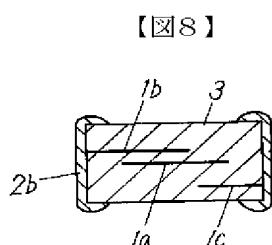
【図6】



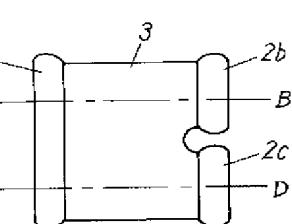
【図7】



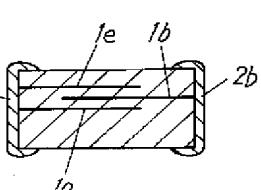
【図8】



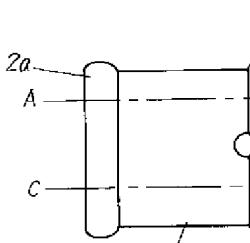
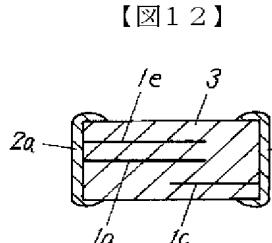
【図9】



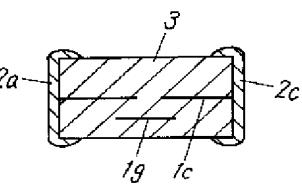
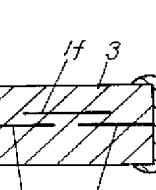
【図10】



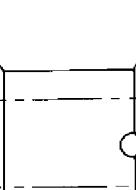
【図11】



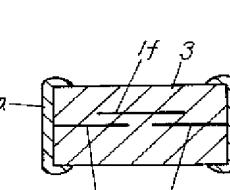
【図12】



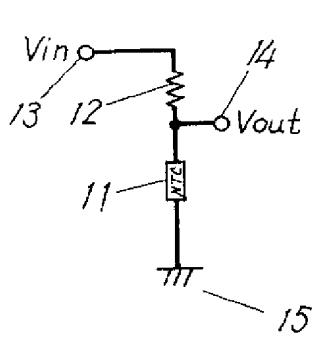
【図13】



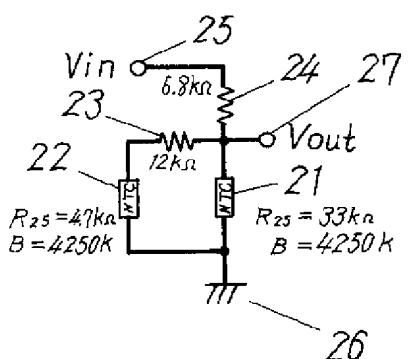
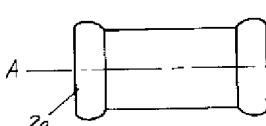
【図14】



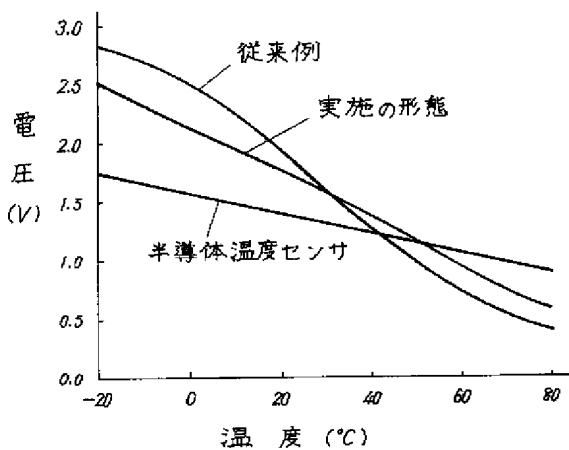
【図18】



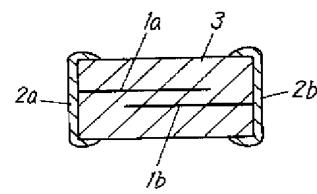
【図19】



【図17】



【図20】



フロントページの続き

(72)発明者 鈴木 孝太郎
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 大槻 淳
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 井上 孝
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 川尻 圭嗣
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

PAT-NO: JP410270207A
DOCUMENT-IDENTIFIER: JP 10270207 A
TITLE: MULTIPLE LAMINATED THERMISTOR
PUBN-DATE: October 9, 1998

INVENTOR-INFORMATION:

NAME	COUNTRY
AJIYAMA, MASAHIKO	
KAINO, KIKUO	
KUBOTA, SHUICHI	
SUZUKI, KOTARO	
OTSUKI, ATSUSHI	
INOUE, TAKASHI	
KAWAJIRI, KEIJI	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP09075413
APPL-DATE: March 27, 1997

INT-CL (IPC): H01C007/04

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a multiple laminator thermistor, the sensitivity of which becomes constant in a wide temperature range

($\geq 100^{\circ}\text{C}$).

SOLUTION: A multiple laminated thermistor is formed by applying a paste to an external electrode to the end face of a sintered body obtained by laminating thermistor layers 3 which is composed of a transition metal oxide on which internal electrodes 1a, 1b, and 1c are printed, so that two thermistors can be incorporated upon another and baking the laminated body such that external electrodes 2a, 2b, and 2c are electrically connected respectively to the internal electrodes 1a, 1b, and 1c and baking the electrode paste. The external electrode 2a is provided as the common external electrode of the two thermistors, and the two thermistors having different resistance values are constituted between the external electrodes 2a and 2b and between the external electrodes 2a and 2c.

COPYRIGHT: (C)1998,JPO